

Title of the Prior Art

Japanese Published Patent Application No. Sho.60-13362

Date of Publication: January 23, 1985

Claim 1

An auto slice circuit comprising:

a slicer for outputting a digital "1" or "0" according to whether an input signal is higher or lower than a predetermined level,

an integrator circuit for feeding back to the slicer a difference signal between a DC component obtained by integrating the output signal of the slicer and a predetermined level,

a dropout detection circuit for detecting that the input signal is interrupted; and

a switch means for maintaining the output of the integrator circuit constant according to a detection output from the dropout detection circuit.

Page 13, lines 6 to 14

The present invention is constructed such that a dropout is detected to maintain a slice level at a value just before the dropout, and therefore, it is possible to achieve a beneficial effect that a recovery after missing of an RF signal due to the dropout or the like is carried out very quickly. Further, owing to the effect, deficit of reproduced data can be minimized, and moreover, when the present invention is used in combination with an error correction device or the like, it is possible to achieve a very beneficial effect that the ability of the error correction device can be fully used.

⑨ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

⑪ 特許出願公開
昭60—13362

⑫ Int. Cl.⁴
G 11 B 20/10
H 03 K 5/08

識別記号

庁内整理番号
8322—5D
7232—5J

⑬ 公開 昭和60年(1985)1月23日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ オートスライス回路

⑮ 特 願 昭58—119718

⑯ 出 願 昭58(1983)6月30日

⑰ 発 明 者 妹尾孝憲

門真市大字門真1006番地松下電
器産業株式会社内

⑱ 発 明 者 加藤伸悦

門真市大字門真1006番地松下電
器産業株式会社内

⑲ 出 願 人 松下電器産業株式会社

門真市大字門真1006番地

⑳ 代 理 人 弁理士 中尾敏男 外1名

明 細 書

1、発明の名称

オートスライス回路

2、特許請求の範囲

(1) 入力信号が所定レベルより高いか低いかによってデジタル"1"または"0"を出力するスライサと、そのスライサの出力信号を積分して得られる直流成分と所定レベルとの差信号を前記スライサに帰還する積分回路と、入力信号が途絶えた事を検出するドロップアウト検出回路と、そのドロップアウト検出回路の検出出力により前記積分回路の出力を一定に保持するスイッチ手段を具備してなることを特徴とするオートスライス回路。

(2) スライサは、入力信号と積分回路の出力信号との加算を行うリミッタ増幅器を含めて構成されていることを特徴とする特許請求の範囲第(1)項記載のオートスライス回路。

(3) 積分回路は、逆相増幅器の出力を積分用コンデンサで入力側へ帰還する完全積分形の積分器

を用いて構成したことを特徴とする特許請求の範囲第(1)項または第(2)項記載のオートスライス回路。

(4) スイッチ手段は、積分器の入力を開放して、その積分回路の出力を一定に保持する様に接続されたスイッチを含めてなることを特徴とする特許請求の範囲第(1)項または第(2)項記載のオートスライス回路。

(5) スイッチ手段は、積分器の入力側を一定電圧源に接続して、その積分回路の出力を一定に保持する様に接続されたスイッチを含めてなることを特徴とする特許請求の範囲第(1)項または第(2)項記載のオートスライス回路。

3、発明の詳細な説明

産業上の利用分野

本発明は、磁気又は光記録装置に用いることのできる、媒体に記録されたデジタル信号を読み出して得られる信号(以下、RF信号と称す)を波形整形して元のデジタル信号にもどすオートスライス回路に関するものである。

従来例の構成とその問題点

近年、コンパクトディスクなどの光又は磁気記録再生装置では、オートスライス回路が重要になっている。

以下、図面を参照しながら従来のオートスライス回路について説明する。第1図は従来のオートスライス回路の回路図であり、1はスライサ、2は積分回路で、入力信号RFは、スライサ1に入力され、スライサ1の出力は抵抗R4、R5、コンデンサC2および差動増幅器21よりなる積分回路2に入力される。積分回路2の出力は抵抗R2を介してスライサ1に帰還される構成となっている。

以上のように構成されたオートスライス回路についてその動作を以下に説明する。記録媒体より読み出されたRF信号は、通常、記録媒体の周波数特性や、読み取り用ヘッド（磁気ヘッド又は光検出器等）の周波数特性の為、なまった波形になっており、これをスライサ1に通す事により、元のデジタル信号（“0”、“1”のパルス信号）

にもどしていた。

このスライサとしては、入力レベルを所定レベルと比較する2入力電圧コンパレータが一般的であるが、他の手段として、第1図に示す如く、入力レベルをその動作点と比較して“0”、“1”の信号に変える1入力リミッタ増幅器が使用可能である。スライサとしての動作は両者に差がないので、以降ではリミッタ増幅器を用いた例で説明する。従って、以下は1をリミッタアンプと称する。

RF信号の直流電位は記録媒体の駆動系の変動や、記録媒体上のゴミ傷等の為に変動するので、リミッタアンプ1に周波数低域成分の負帰還をかけ、リミッタアンプ1の動作点が常に入力RF信号の振巾の中心に来る様に用いていた。

第1図に従って順に説明すると、直流変動成分を持ったRF信号はコンデンサC1により直流分をカットされ、抵抗R1を通してリミッタアンプ1の入力に加えられるが、C1、R1でほぼ決まる周波数以上の成分については遮断されず、なお直流

変動成分を持っている。

第2図(a)の左端に、このRF信号を時間抽上で拡大した図を示す。このRF信号はリミッタアンプ1により、第2図(b)に示す様にデジタル信号DSにもどされる。この時のリミッタアンプ1の動作点は図中のSLのラインで示されている。

磁気や光記録される信号は、一般に装置の周波数特性の為、直流成分を持たないFM、MPM、3PM、RFMなどの変調信号が用いられているので、リミッタアンプ1の出力信号DSを抵抗R4、コンデンサC2で構成される積分器22を通すと、その出力は入力デジタル信号DSの振巾の1/2の電圧を中心とし、前記直流変動成分を持った信号が得られる。これを信号DSの振巾の1/2の定電圧源VRに入力の一端を接続した差動アンプ21および加算抵抗R2を介してリミッタアンプ1に負帰還してやると、RF信号の振巾中心が常にリミッタアンプ1の動作点に一致する様になる。これを便宜上、リミッタアンプの動作点を変動させてRF信号の中心に合わせる様に図を描くと、

第2図のスライスレベルSLとなる。即ち、このスライスレベルSLより電圧の高いRF信号はデジタル信号DSの“1”に、低い信号は“0”に変換される。

しかしながら、上記のような構成においては、入力RF信号が媒体への磨埃の付着、損傷などの為に欠落すると、これをドロップアウトと称するが、スライスレベルは抵抗R4、コンデンサC2で決まる時定数 t_1 の遅れを持って入力RFに追従する。従って、この t_1 間のRF信号は正しい電圧でスライスされず、出力デジタル信号DSは誤った位相を持ち、これから再生されるクロック信号も位相誤差を持ち、正しくデータを再生できなくなる。

オートスライスの時定数は大きい程、スライスレベルSLは安定し、スライス後のデジタル信号SLはジッタが少くなるが、逆にドロップアウトが発生すると、回復に多大の時間を要し、その間のデータが誤ってしまうと云う重大な問題を有していた。

発明の目的

本発明の目的は、かかるドロップアウトを検出するドロップアウト検出回路を持ち、その検出出力により、スライスレベルを保持する事により、ドロップアウト後の回復を非常に速やかに行わせる事を可能とせしめ、データの誤り期間を最小限にとどめる事を可能とするオートスライス回路を提供することである。

発明の構成

本発明のオートスライス回路は、入力信号が所定レベルより高いか低いかによってデジタル“1”または“0”を出力するスライサと、そのスライサの出力信号を積分してその直流成分と所定レベルとの差信号を前記スライサに帰還する積分回路と、入力信号が途絶えた事を検出するドロップアウト検出回路と、そのドロップアウト検出回路の検出出力により、前記積分回路の出力を一定に保持するスイッチ手段を含めて構成したものであり、これにより、ドロップアウト後の回復をすみやかに行いうるものである。

実施例の説明

以下、本発明の実施例について、図面を参照しながら説明する。

第3図は本発明の一実施例に係るオートスライス回路の回路図を示すものである。第3図において、1はスライサであるリミッタアンプ、2は積分回路、3はドロップアウト検出回路、SWはスイッチ手段である。

以上のように構成された本実施例のオートスライス回路について以下その動作を説明する。

まず、入力RF信号は、直流遮断用コンデンサC1、加算用抵抗R1を通過してリミッタアンプ1に加えられ、デジタル信号DSに変換される。

デジタル信号DSに含まれる直流変動成分は、抵抗R41、R42、コンデンサC2および増幅器21よりなる完全積分回路により抽出され、加算用抵抗R2を通過して、リミッタアンプ1の入力側に負帰還され、RF信号の振巾の中心がリミッタアンプ1の動作点に一致する様にフィードバックがかかる。

一方、入力RF信号はドロップアウト検出回路3にも入力され、RFの途絶えた期間だけ検出信号D0が出力され、ホールドスイッチSWをオンにする。

ドロップアウト検出回路3の構成は、入力RFを検波し、そのエンベロープのレベルが所定の値より低下する事をコンパレータで検出するものであり、周知の技術である。小さな偏等でRFのレベルが若干下るだけで途絶えない場合には検出信号を出さない様にドロップアウト検出レベルが定められる。

さて、ドロップアウトが発生する直前には、差動アンプ21はそのプラス入力端子とマイナス入力端子の電圧が等しくなる様にリミッタアンプ1にフィードバック出力電圧を与えている。差動アンプ21のプラス入力端子には、デジタル信号DSの振巾の1/2の電圧が基準電圧源VRより与えられている。オートスライス回路が正しく動作すれば、再生されたデジタル信号DSはもともとと直流成分を含まない信号であるので、そのデューテ

ィの長時間平均は50%となり、これを積分した出力電圧は基準電圧VRと一致するはずである。抵抗R41、R42およびコンデンサC2の積分回路がこのデューティの長時間平均を行い、その出力電圧が、差動アンプ21のマイナス入力端子に加えられている。そして、差動アンプ21の出力は入力RF信号の直流変動成分を打消す様に働いている。

ドロップアウトが発生し、検出信号D0が出力されると、スイッチSWが閉じられ、差動アンプ21のマイナス入力端子側にも抵抗R42を通過して基準電圧VRが加えられる。基準電圧VRの内部抵抗は抵抗R41に比べて十分低いので、差動アンプ21の両入力端子は同一電圧VRとなり、出力電圧はホールドされる。このホールドの時定数は、差動アンプ21のオープンループゲインをAとすると、 $R42 \times C2$ のほぼA倍となり、通常の演算増幅器でも直流ゲインは100dB程度はあるので、小さな時定数($R41 \times C2$)を用いても、非常に高精度のホールドが可能となる。

ドロップアウトが終り、 R_F 信号が回復するとドロップアウト検出回路3の出力は止まり、スイッチ S_W はオフとなり、元のフィードバックループが形成される。ホールドされていた電位は、直前の正しいスライスレベルであるので、オートスライス回路は R_F の回復と同時に遅延なく元のデジタル信号 D_S を再生し始める。

以上のように本実施例によれば、ドロップアウト検出信号により、積分回路の入力を所定電圧に固定して出力電圧を一定に保つスイッチ手段を設けた事により、オートスライス回路のドロップアウト後の速やかな回路を実現している。

次に、本発明の他の実施例について図面を参照しながら説明する。

第5図は本発明の他の実施例に係るオートスライス回路の積分回路の回路図を示すものである。第5図において、21は差動増幅器、 S_W はスイッチであり、抵抗 R_4 とコンデンサ C_2 で構成される積分器の入力をドロップアウト検出信号 D_0 で開放する構成である。

るものではなく、等価的に所定電圧を供給出来るものであれば何でも良い。例えば、回路全体の電力を供給する電源から抵抗分割回路により所定電圧を作り出す抵抗回路を用いることができる。

発明の効果

以上の説明から明らかなように、本発明はドロップアウトを検出してスライスレベルを直前の値に保持するように構成しているため、ドロップアウト等で R_F 信号が欠落した後の回復が非常に速やかに行われるという優れた効果が得られる。その効果により、再生データの欠損が最小限に抑えられ、さらに誤り訂正装置等と結合して用いれば、誤り訂正装置の能力を十分に発揮させ得るという非常に優れた効果が得られる。

さらに、第3図の実施例のように積分器に完全積分形の積分器を用いた場合には、その直流ゲインは非常に大きく、オートスライス後のデジタル信号のジッタは非常に少く抑えられ、これにクロック抽出回路を接続すれば、抽出クロックのジッタを十分小さくすることが可能で、再生装置の動

以上のように構成された本実施例のオートスライス回路について、以下その動作を説明する。スライサ、ドロップアウト検出回路は第3図に示した実施例と同様である。また積分回路2の構成はスイッチ S_W を除けば、第1図に示した積分回路2と同様である。

ドロップアウトが発生すると、ドロップアウト検出信号 D_0 により、スイッチ S_W が開放され、増幅器21の入力インピーダンスは十分高いので、その時の入力信号 R_F の直流成分はコンデンサ C_2 に保持されたままとなり、積分回路2の出力は一定に保持される。

以上のように本実施例によれば、抵抗 R_4 とコンデンサ C_2 で構成される受動型の積分器の入力を開放することにより、ドロップアウト直前の入力信号の直流成分をコンデンサに保持して、積分回路の出力を一定に保ち、従ってスライスレベルを一定に保持することを実現している。

なお、上記の実施例では所定電圧 V_R を電圧源22で表わしたが、この電圧源は電池に限定され

作を非常に安定に保つことができる。また、保持の時定数に増幅器(21)のゲインが掛る為、非常に大きな時定数を容易に実現出来、非常に良好な保持特性を実現出来る。

さらに、積分器を受動素子のみで構成し、スイッチ手段を第5図に示すように、抵抗(R_4)とコンデンサ(C_2)の接続を遮断してスライスレベルの保持を行う接続構成とすることにより、増幅器(21)のバラツキに依存しないでスライスレベルの保持を行えるという効果が得られる。

4. 図面の簡単な説明

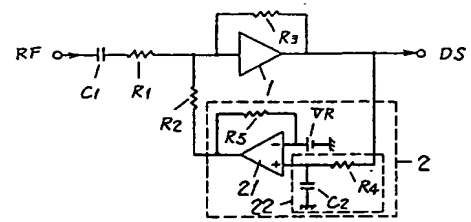
第1図は従来のオートスライス回路の回路図、第2図は従来のオートスライス回路の動作を説明する為の信号のタイミング図、第3図は本発明の一実施例に係るオートスライス回路の回路図、第4図は同本発明の実施例の動作を説明するための信号のタイミング図、第5図は本発明で使用する積分回路の他の例を示す回路図である。

1……スライサ(リミットアンプ)、2……積分回路、3……ドロップアウト検出回路、21……

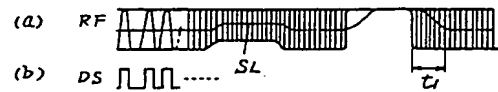
…差動増幅器、22…積分器、SW…スイッチ
チ手段。

代理人の氏名 非理士 中 尾 敏 男 ほか1名

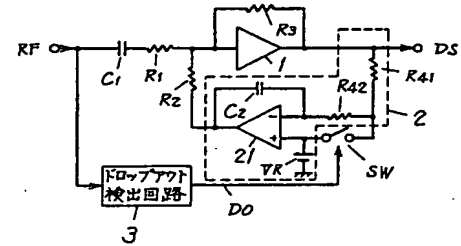
第 1 図



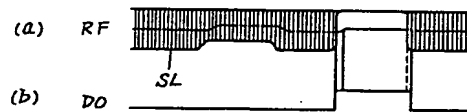
第 2 図



第 3 図



第 4 図



第 5 図

